Best Available Copy



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 06350930 A

(43) Date of publication of application: 22.12.94

(51) Int. CI

H04N 5/335

(21) Application number: 05166298

(22) Date of filing: 11.06.93

(71) Applicant:

NEC CORP

(72) Inventor:

TAKANO EIJI

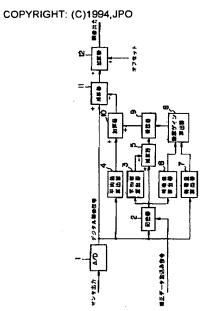
(54) DARK STATE OUTPUT CORRECTION DEVICE FOR IMAGE SENSOR

(57) Abstract:

PURPOSE: To attain excellent correction without re-acquisition of correction data even when ambient temperature is changed.

CONSTITUTION: The dark state output correction device for an image sensor correcting a dark state output of the image sensor is provided with a multiplier gain decision device 8 deciding a multiplier gain by feature quantities of a correction data outputted from a temperature sensor and a picture output of the image sensor, a multiplier 9 multiplying a multiplication gain decided by the multiplier gain decision device 8 with the result of subtracting a correction data average value from the correction data, and an adder 10 adding the multiplication result of the multiplier 9 and a mean value of the picture outputs of the image sensor. Thus, prior to subtraction of dark state output correction data from the input picture data, the multiplier 9 is used to multiply them and the result of addition by the adder 10 is subtracted from the picture output of the image sensor, then dark state output correction in

response to ambient temperature change is executed.



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

庁内整理番号

(11)特許出願公開番号

特開平6-350930

(43)公開日 平成6年(1994)12月22日

(51) Int.Cl.5

識別記号

FΙ

技術表示箇所

H 0 4 N 5/335

R

審査請求 有 請求項の数4 FD (全 5 頁)

(21)出願番号

特願平5-166298

(22)出願日

平成5年(1993)6月11日

(71)出顧人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 高野 英二

東京都港区芝五丁目7番1号 日本電気株

式会社内

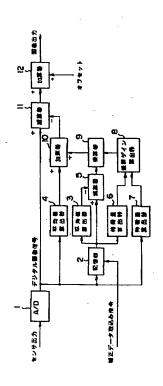
(74)代理人 弁理士 丸山 隆夫

(54) 【発明の名称】 イメージセンサの暗時出力補正装置

(57)【要約】

【目的】 周囲温度が変化したときでも補正データの再取得を行うことなしに良好な補正を行えるイメージセンサの暗時出力補正装置を提供する。

【構成】 イメージセンサの暗時出力を補正するイメージセンサの暗時出力補正装置は、温度センサから出力された補正データとイメージセンサの画像出力との特微量により乗算ゲインを決定する乗算ゲイン決定器8と、補正データから補正データ平均値を減算した結果に乗算決定器8で決定した乗算ゲインを乗ずる乗算器9と、乗算器9で乗算された乗算結果とイメージセンサの画像出力の平均値とを加算する加算器10とを有する。これにより、暗時出力補正データを入力画像データから減算する前に乗算器9によって乗算を行い、加算器10で加算された加算結果をイメージセンサの画像出力と減算するととにより周囲の温度変化に応じた暗時出力補正を行う。



【特許請求の範囲】

【請求項1】 イメージセンサの暗時出力を補正するイ メージセンサの暗時出力補正装置において、

1

温度センサから出力された補正データと前記イメージセンサの画像出力との特徴量により乗算ゲインを決定する 乗算ゲイン決定手段と、

前記補正データから補正データ平均値を減算した結果に 前記乗算決定手段で決定した乗算ゲインを乗ずる乗算手 段と、

前記乗算手段で乗算された乗算結果と前記イメージセン 10 サの画像出力の平均値とを加算する加算手段とを有し、 前記加算手段で加算された加算結果を前記イメージセン サの画像出力と減算することにより暗時出力補正を行う ことを特徴とするイメージセンサの暗時出力補正装置。

【請求項2】 イメージセンサのアナログ出力信号をデシタル画像信号に変換するA/D変換器と、

前記A/D変換器より出力された前記画像信号の平均値 を算出する第1の平均値算出器と、

前記イメージセンサの暗時出力補正データを記憶する記憶器と、

前記記憶器に記憶された暗時出力補正データの平均値を 算出する第2の平均値算出器と、

前記A/D変換器より出力された前記画像信号の周囲温度を特徴づける値を算出する第1の特徴量算出器と、

前記記憶器に記憶された暗時出力補正データの周囲温度 を特徴づける値を算出する第2の特徴量算出器と、

第1の特徴量算出器および第2の特徴量算出器より特徴量を入力し、これらより乗算ゲインを算出するゲイン算出器と、

前記記憶器より暗時出力補正データを入力するとともに 30 第2の平均値算出器より前記暗時出力補正データの平均値を入力し、これらデータの減算処理を行う第1の減算器と、

第1の減算器の減算結果に前記ゲイン算出器で算出され た乗算ゲインを乗じる乗算器と、

前記乗算器の乗算結果に第1の平均値算出器で算出され た前記画像データ平均値を加算する加算器と、

前記加算器で得られた加算結果を前記A/D変換器より出力された前記画像データから減算する減算器とを有することを特徴とするイメージセンサの暗時出力補正装

【請求項3】 請求項2 に記載の暗時出力補正装置において、前記記憶器に記憶される暗時出力補正データは前記画像信号と前記イメージセンサの周囲の温度を検出する温度センサからの温度データを含むことを特徴とするイメージセンサの暗時出力補正装置。

【請求項4】 請求項2 に記載の暗時出力補正装置は赤外線イメージセンサに適用されることを特徴とするイメージセンサの暗時出力補正装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明はイメージセンサの暗時出力補正装置、とくにたとえば赤外線イメージセンサなどに有利に適用され、周囲温度変化に適応して補正を行う暗時出力補正装置に関する。

[0002]

【従来の技術】たとえば固体撮像素子のようなイメージセンサは、その映像出力が温度によって大きく変動し、そのままでは画像ムラが発生する。このため、画像ムラの無い高画質な画像信号が得られるように暗時出力補正が行なわれている。

【0003】図2は、暗時の固定パターンノイズを補正データとして記憶することにより、暗時出力補正を行う技術を示したものである。この従来技術ではイメージセンサからの映像信号はA/D変換器1によりデジタル信号に変換された後、減算器22に送られる。そして、減算器22で記憶器21に記憶された補正データと減算され、加算器23でオフセット成分が加算されて画像信号として出力される。このように図2に示した従来技術で20 は予め設定された固定の補正データにより暗時出力補正を行うものであった。

[0004]また、図3は周囲の温度変化に適応するように記憶器のかわりにLUT(Look Up Table)を備えた従来技術であり、たとえば特開昭64-24564号公報などに開示されている。この従来技術は、温度センサからの出力をA/D変換器32によりデジタル信号に変換し、この温度データよりLUT33を参照することで周囲温度変化に対応する補正データを選択できるようにしている。したがって、A/D変換器1によりデジタル信号に変換された映像信号は、減算器22により温度変化に応じた補正データで減算され、加算器23でオフセット成分が加算されて画像信号として出力される。

[0005]

【発明が解決しようとする課題】しかしながら図2に示した従来技術では、補正データが固定のため周囲温度の変化に起因する暗時出力の変化に対応できず、良好な補正を行うためには補正データの再取得が必要になるという問題点があった。一方、図3に示した従来技術では、40 周囲温度に対応して補正データを選択できるため、周囲温度の変化に起因する暗時出力の変化に対応して補正を行うことはできる。しかしながらこの従来技術では、あらかじめしUT33に設定してある補正データを用いるためにその時々の微妙な暗時出力のばらつきに対応できないという問題点があった。

【0006】本発明はこのような従来技術の欠点を解消し、周囲の温度変化に対応した補正データを得ることを可能にすることにより微妙な暗時出力のばらつきに対応できるイメージセンサの暗時出力補正装置を提供することを目的とする。

[0007]

【課題を解決するための手段】本発明は上述の課題を解 決するために イメージセンサの暗時出力を補正するイ メージセンサの暗時出力補正装置は、温度センサから出 力された補正データとイメージセンサの画像出力との特 徴量により乗算ゲインを決定する乗算ゲイン決定手段 と、補正データから補正データ平均値を減算した結果に 乗算決定手段で決定した乗算ゲインを乗ずる乗算手段 と、乗算手段で乗算された乗算結果とイメージセンサの 画像出力の平均値とを加算する加算手段とを有し、加算 10 手段で加算された加算結果をイメージセンサの画像出力 と減算するととにより暗時出力補正を行う。

【0008】また、本発明によれば、イメージセンサの アナログ出力信号をデジタル画像信号に変換するA/D 変換器と、A/D変換器より出力された画像信号の平均 値を算出する第1の平均値算出器と、イメージセンサの 暗時出力補正データを記憶する記憶器と、記憶器に記憶 された暗時出力補正データの平均値を算出する第2の平 均値算出器と、A/D変換器より出力された画像信号の と、記憶器に記憶された暗時出力補正データの周囲温度 を特徴づける値を算出する第2の特徴量算出器と、第1 の特徴量算出器および第2の特徴量算出器より特徴量を 入力してこれらより乗算ゲインを算出するゲイン算出器 と、記憶器より暗時出力補正データを入力するとともに 第2の平均値算出器より前記暗時出力補正データの平均 値を入力してこれらデータの減算処理を行う第1の減算 器と、第1の減算器の減算結果にゲイン算出器で算出さ れた乗算ゲインを乗じる乗算器と、乗算器の乗算結果に 第1の平均値算出器で算出された画像データ平均値を加 30 算する加算器と、加算器で得られた加算結果をA/D変 換器より出力された画像データから減算する減算器とを 有する。

[0009]

【作用】本発明によれば、周囲温度を特徴づける量、す なわち温度センサ出力またはイメージセンサの画像出力 と暗時出力補正データの双方の特徴量を用いて乗算ゲイ ンを決定し、それを暗時出力補正データに乗じ、この乗 算結果を画像出力の平均値と加算する。そして、との加 因して発生する暗時出力変化の補正を適切に行う。

[0010]

【実施例】次に添付図面を参照して本発明によるイメー ジセンサの暗時出力補正装置の実施例を詳細に説明す

【0011】図1は本発明によるイメージセンサの暗時 出力補正装置を赤外線イメージセンサにおける暗時出力 補正装置に適用したときの一実施例を示す機能ブロック 図である。本実施例における暗時出力補正装置は、周囲 の温度変化に起因した暗時出力補正を行うため、補正デ 50 る。温度センサ出力を特徴量として用いる時は、補正デ

ータを出力する図2に示した記憶器21や図3に示した A/D変換器32おびLUT33の代わりに、記憶器 2、平均值算出器3、4、減算器5、特徵量算出器6, 7、乗算ゲイン算出器8、9および加算器10が設けら れている。

【0012】赤外線センサ(図示せず)からのアナログ 画像信号をデジタル画像信号に変換するA/D変換器1 の出力側は、減算器 1 1 の + 側、平均値算出器 4 、記憶 器2おび特徴量算出器7に接続されている。平均値算出 器4はデジタル画像信号の平均値を算出する算出器であ り、加算器10に接続されている。

【0013】記憶器2は、補正データを記憶するメモリ であり、平均値算出器3、減算器5の+側および特徴量 算出器6に接続される。平均値算出器3は、補正データ の平均値を算出する算出器であり、減算器5の-側に接 続されている。減算器5は、補正データと補正データの 平均値との減算処理を行う減算器であり、乗算器9に接 続されている。

【0014】特徴量算出器6はたとえば補正データの最 周囲温度を特徴づける値を算出する第1の特徴量算出器 20 小値である特徴量を、また特徴量算出器7はたとえばA /D変換器1より出力された画像信号の最小値である特 徴量をそれぞれ算出する算出器であり、これらは乗算ゲ イン算出器8に接続されている。乗算ゲイン算出器8は、 2つの特徴量から乗算ゲインを算出する算出器であり、 乗算器9に接続されている。

> 【0015】乗算器8は、減算器5の減算結果に乗算ゲ イン算出器8の乗算ゲインを乗じる乗算器であり、加算 器10に接続されている。加算器10は乗算器9の乗算 結果と平均値算出器4のデジタル画像信号平均値を加算 する加算器であり、減算器 1 1 の - 側に接続されてい る。減算器11は、デジタル画像信号から加算器10よ り出力された加算結果を減算する減算器であり、加算器 12と接続されている。加算器12は減算器11の減算 結果とオフセット成分とを加算する加算器である。

【0016】イメージセンサのアナログ出力はA/D変 換器1によってデジタル画像信号に変換される。A/D 変換器1からの画像信号は補正データ取込み指令によっ て補正データとして記憶器2に記憶される。記憶された との補正データは、平均値算出器3によって算出された 算結果を画像出力と減算することで、周囲温度変化に起 40 平均値を減算器 5 で減ずることによってDC成分を取り 除かれ、乗算器9によって乗算される。

> 【0017】その時の乗算ゲインは、特徴量算出器6で 算出された補正データの特徴量および特徴量算出器7で 算出された画像信号の特徴量を用いて乗算ゲイン算出器 8で決定される。乗算ゲイン算出器8にはあらかじめ計 算された乗算ゲインをLook Up Tableとし てもっている。特徴量は温度センサ出力のA/D変換後 の出力あるいは画像信号の最小値が好ましい。なお、図 1には画像信号から特徴量を算出する例が示されてい

ータを記憶する時に同時に温度データも記憶する。

【0018】乗算器9によって乗算することによって、 補正データは周囲温度変化に起因する暗時出力変化に対 応するととができる。乗算結果には、平均値算出器4に より算出された画像信号の平均値が加算器10により加 算され、DCレベルの適合を行う。最後に減算器11に より画像信号との減算を行い、加算器12でオフセット 成分が加算される。

【00】9】なお、本実施例では本発明を赤外線イメー ジセンサに適用したが、本発明はこれに限定されるもの 10 l A/D変換器 ではなく、赤外線以外のイメージセンサにも適用可能で ある。

[0020]

【発明の効果】以上詳細に説明したように本発明によれ は、周囲温度に対応した暗時出力補正データにゲインを 乗ずるので、周囲温度に変化があった場合でも良好に暗 時出力補正ができる。しかも暗時出力補正データを取込 んだ直後すなわち周囲温度変化が生じていない時には乗米 *算ゲインを』に設定することにより従来の補正方式と同 等になり、暗時出力のその時々のばらつきにも対応でき

【図面の簡単な説明】

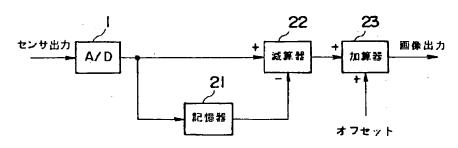
【図1】本発明によるイメージセンサの暗時出力補正装 置の実施例を示す機能ブロック図である。

【図2】従来技術における暗時出力補正装置である。

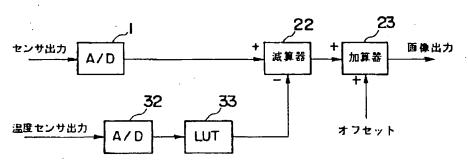
【図3】従来技術における暗時出力補正装置である。 【符号の説明】

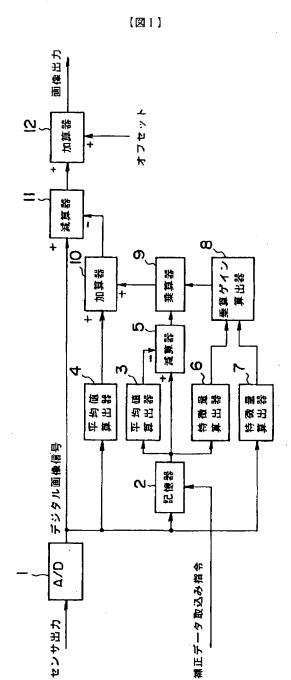
- - 2 記憶器
 - 3.4 平均值算出器
 - 5、11 減算器
 - 6、7 特徵量算出器
 - 8 乗算ゲイン算出器
 - 9 乗算器
 - 10、12 加算器

【図2】



【図3】





カンヤヨゼ

Subaccount is set to 4965-000163

File 351:Derwent WPI 1963-2006/UD=200711 (c) 2007 The Thomson Corporation

> Set Items Description -------

?s pn=jp 8009256

1 PN=JP 8009256 S1

?s s1 and pd=19960112

1 S1 5381 PD=19960112

1 S1 AND PD=19960112 S2

?t s2/67/all

2/67/1

DIALOG(R)File 351:Derwent WPI

(c) 2007 The Thomson Corporation. All rts. reserv.

0007491806 - Drawing available WPI ACC NO: 1996-103445/ 199611

Infrared-ray image pick-up device for video camera - has offset circuit which corrects bias of mean value of N-pixel part accumulation value for every component chip based on calculation of accumulation circuit

Patent Assignee: FUJITSU LTD (FUIT)

Inventor: NAKAZATO H

Patent Family (1 patents, 1 countries)

Application Patent

Update Number Kind Date Number Kind Date A 19940617 199611 B 19960112 JP 1994159434 JP 8009256 Α

Priority Applications (no., kind, date): JP 1994159434 A 19940617

Patent Details

Pg Dwg Filing Notes Number Kind Lan JA JP 8009256

Alerting Abstract JP A

The device has an infrared-ray sensor which includes several component chips that outputs a pixel signal to an accumulation circuit (3). The circuit calculates the mean value of the N-pixel part of the accumulated signal from the component chips.

The output of the accumulation circuit is send to the bias correcting circuit of the infrared-ray sensor. It has an offset circuit (4) to correct the bias of the mean value of the N-pixel part accumulation value for every component chip.

ADVANTAGE - Removes imitation signal of reed screen. Improves clarity and fidelity of infrared drawing image.

Class Codes

International Classification (Main): H04N-005/33;

DWPI Class: W04

?logoff

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平8-9256

(43)公開日 平成8年(1996)1月12日

(51) Int.Cl.6

識別記号

庁内整理番号

FΙ

技術表示箇所

H04N 5/33

審査請求 未請求 請求項の数6 FD (全 9 頁)

(21)出顯番号

特顯平6-159434

(71)出顧人 000005223

富士通株式会社

(22)出願日

平成6年(1994)6月17日

神奈川県川崎市中原区上小田中1015番地

(72)発明者 中里 英明

神奈川県川崎市中原区上小田中1333番地

株式会社富士通システム統合研究所内

(74)代理人 弁理士 林 恒徳

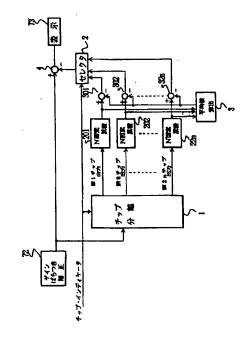
(54) 【発明の名称】 赤外線検知器のチップ間偏差補正回路を有する赤外線撮像装置

(57)【要約】

【目的】赤外線検知器のチップ間偏差補正回路を有する 赤外線撮像装置を提供する。

【構成】複数の素子チップ(511~52n)で構成される赤外線検知器(60)と、赤外線検知器(60)の複数の素子チップ毎に赤外線検知出力をN画素分累積し、出力する累積回路(201~22n)と、累積回路(201~22n)の複数の素子チップのN画素分累積値の平均値を求める回路(3)と、N画素分累積値の平均値と複数の素子チップ毎のN画素分累積値との偏差を求める回路(301~32n)及び偏差を打ち消すように、複数の素子チップ毎の赤外線検知出力に対しオフセット補正する回路(4)を有して構成される。

本発明の原理図



【特許請求の範囲】

【請求項1】複数の素子チップ(511~52n)で構 成される赤外線検知器(60)と、

該赤外線検知器(60)の該複数の素子チップ毎に赤外 線検知出力をN画素分累積し、出力する累積回路(20 1~22n) Ł.

該累積回路(201~22n)の該複数の素子チップの N画素分累積値の平均値を求める回路(3)と、

該N画素分累積値の平均値と該複数の素子チップ毎のN 画素分累積値との偏差を求める回路(301~32n) 及び該偏差を打ち消すように、該複数の素子チップ毎の 赤外線検知出力に対しオフセット補正する回路(4)を 有して構成されることを特徴とする赤外線検知器のチッ フ間偏差補正回路を有する赤外線撮像装置。

【請求項2】請求項1において、

前記累積値を求めるN画素は、

 $N = m \cdot nH \cdot nFR$

CCで m : 1チップに含まれるチャンネル数

nH: 1水平走査線を構成する画素の数

n FR: シーン内のレベル分布による影響が充分小さくな 20 るフレーム数の関係から定められることを特徴とする赤 外線検知器のチップ間偏差補正回路を有する赤外線撮像

【請求項3】請求項1において、

前記N画素分累積値の平均値をローバスフィルタを通し て出力するように構成されることを特徴とする赤外線検 知器のチップ間偏差補正回路を有する赤外線撮像装置。

【請求項4】請求項1において、

前記累積回路(201~22n)は、減算モードのAL U(20)と、加算モードのALU(21)及びラッチ 用フリップフロップ(22)を有して構成され、該減算 モードのALU(20)は、前記赤外線検知器(60) の複数の素子チップ毎の赤外線検知出力とN画素遅延し た赤外線検知出力との差を求め、

該加算モードのALU(21)は、該減算モードのAL U(20)の出力と該ラッチ用フリップフロップ(2 2) の出力とを加算するように構成されることを特徴と する赤外線検知器のチップ間偏差補正回路を有する赤外 線攝像装置。

【請求項5】請求項4において、

前記N画素遅延した赤外線検知出力は、N画素分の遅延 量を有するFIF〇回路401~42m)により得られ ることを特徴とする赤外線検知器のチップ間偏差補正回 路を有する赤外線撮像装置。

【請求項6】請求項4において、

更に、オフセットばらつき補正回路(71)及びゲイン ばらつき補正回路(72)を有し、前記減算モードのA LU(20)に入力する複数の素子チップ毎の赤外線検 知出力は、該オフセットばらつき補正回路(71)及び ゲインばらつき補正回路(72)により、オフセットは 50 用のn個の素子チップであり、赤外線検知器は、2n個

らつき補正及びゲインばらつき補正を受けたものである ことを特徴とする赤外線検知器のチップ間偏差補正回路 を有する赤外線撮像装置。

(発明の詳細な説明)

[0001]

【産業上の利用分野】本発明は、多数の素子を搭載した 複数のチップを組み合わせ、TVと同等の精細度を有す る画像を作ることのできるチャンネル数を持った赤外線 検知器(IRFPA=InfraRed Focal Plane Array)を 用いた赤外線撮像装置に関する。更に本発明は、特に赤 外線検知器のチップ間偏差補正回路を有する赤外線撮像 装置に関する。

[0002]

【従来の技術】赤外線撮像装置は、物体の温度に対応し て放射される赤外線を検知してTV画像化するもので、 観測物体の温度分布を二次元的に且つ動画で表示するも のである。

【0003】近年、かかる赤外線撮像装置への髙感度、 高精細度画像の要求に答えるべく、素子数の非常に大き な赤外線検知器が作られるようになった。

【0004】赤外線検知器は魔法瓶状の容器に入れられ 極低温で動作するが、素子数が大きくても冷却が可能な ように、素子発熱をもたらすバイアス電流の供給を必要 としない光起電力型動作とし、更に伝導による熱侵入を もたらすリード配線数を減らすために多重化シリアル出 力とした赤外線検知器が採用されている。

【0005】その素子配列は、TVと同等の精細度を実 現するため、TV走査線数に対応する約480素子が走 査方向と垂直に並んでいる。更に、シーンの変化が無視 できる微小時間ずれた検出信号を時間ずれを補正して積 算(TDI=Time Delay andIntegration)することに より、感度を向上させるべく走査線方向に複数列並んで

【0006】即ち、各同一の走査線方向に或る複数列の 素子の出力が累積される。以降との累積された出力をチ ャンネルと称する。先に述べた通り480素子が走査方 向と垂直に並んでいる場合は、480チャンネル存在す ることになる。

【0007】図5は、かかる赤外線検知器の構成の一例 40 である。素子と素子は隙間を設ける必要があり、且つ走 査線密度を上げる為に、垂直方向の並びが1素子おきに 互いに隙間を埋めるように走査方向に並べる場合が多 い。図5に示す構成では、奇数番目の走査線(チャンネ ル)用素子チップと偶数番目の走査線(チャンネル)用 素子チップとを2列に並べている。

【0008】更に、製造上の歩留りを上げるために垂直 方向に n 個の素子チップに分割している。 図5におい て、511~51nは、奇数番目の走査線用のn個の素 子チップであり、521~52nは、偶数番目の走査線 の素子チップで構成されている。

【0009】今、走査線数をN、とし、更に感度を向上させるべく走査線方向にM個並んでいると考えると、各素子チップは、(N、/2n)×M個の素子を有していることになる。走査線数を480とすると、各素子チップは、240/nの素子が垂直方向に並べられている。【0010】しかし、従来のかかる赤外線検知器を用いた赤外線撮像装置では、各素子チップ間に特性上のばらつきが存在し、したがってこれを補正することが必要であった。

【0011】図6及び図7は、従来の赤外線撮像装置の一構成例である。図6において、60が、赤外線検知器であり、一例として601~604の4つの素子チップで構成され、素子チップ601、603が奇数番目の走査線(チャンネル)用、602、604が偶数番目の走査線(チャンネル)用である。

【0012】被検知物61から発する赤外線が光学系62及び走査鏡によるスキャナ63を通り、赤外線検知器60に導かれる。被検知物61において、611~614は、それぞれ赤外線検知器60の素子チップ601~20604により撮像される走査線即ち、チャンネルである。

【0013】64は、後に説明するばらつき補正を行う時に使用され、補正時に640の位置に挿入される。65は、素子チップ601~604の各々に対応するバッファ増幅回路であり、それらの出力は、アナログ/ディジタル変換回路66に導かれディジタル信号に変換される。

【0014】尚、バッファ増幅回路65では、チャンネル毎に感度を向上させるべく走査線方向にM列、例えば 304列並べられた素子の出力を積算してアナログ/ディジタル変換回路66にその出力を導くように構成されている。

【0015】更に、アナログ/ディジタル変換回路66の出力は、マルチプレクサ70(図7参照)に導かれ多重化される。あるいは、マルチプレクサ70'により多重化した後、アナログ/ディジタル変換回路66'(図7参照)によりアナログ/ディジタル変換される。

【0016】そして、図7に示されるように、マルチプレクサ70あるいはアナログ/ディジタル変換回路660出力について、オフセットばらつき補正回路71及びゲインばらつき補正回路72により、全走査チャンネルに対してチャンネル間のオフセット及びゲインのばらつきが補正される。

【0017】ゲインばらつき補正回路72の出力は、表示制御処理回路73を通し、モニタ74に表示される。 【0018】とこで、オフセットばらつき補正及びゲインばらつき補正について、図8を参照して更に説明す

【0019】オフセットばらつき補正回路71におい

て、2つの目標温度T1、T2 に対する各素子チップの出力を記録し、一方の温度に対する出力について平均値との差を引くことによりオフセットのばらつきを除く。【0020】即ち、図8(1)において、1は、全チャンネルしたがって、全素子チップのの目標温度T1、T2に対する出力の平均値を直線で結んだ特性である。一方、IIは、i番目のチャンネルの目標温度T1、T2に対する出力を直線で結んだ特性である。

【0021】 これに対し、図8(2) に示すように、目 相温度T1における出力O1(i)を基準としてi番目のチャンネルの特性IIを平均値との差分〔O1(i)-O1m〕 だけ平行移動することによりオフセットばらつきを除く。したがって、オフセットばらつき補正された出力O'(i)は、O'(i)=O(i)-(O1(i)-O1m)となり、この時の特性は、IIIとなる。

【0022】更に、このオフセットばらつきが除かれた特性III に対し、ゲインばらつき補正回路72においてゲインばらつきが除かれる。これは、図8(3)に示すように目標温度T2において、i番目の素子チップの目標温度T2における出力が特性1の平均出力と一致するようにゲインを調整することによりゲインばらつき補正が調整される。

【0023】特性IIIの目標温度T2 における出力は、O1m+ [02(i)-O1(i)]である。したがって、ゲインを補正して得られる特性III 上のゲインO"(i) は、O"(i) = [O'(i)-O1m]・(O2m-O1m)/[O2(i)-O1(i)]+O1mとなる。

【0024】ととで上記補正は、二つの目標温度T1、T2 における出力が直線上にあるとの前提の下に行われる。しかし、実際の目標温度に対する検知器出力は線形ではないので、目標温度の測定点数を増やして補正精度を上げるととも必要である。

【0025】しかし、チャンネル間のばらつきは一定ではないので、定期的にアップデートしたデータを元に補正をし直す必要がある。その場合、撮像するシーンの最低温度と最高温度に等しい目標を用意して補正することが望ましいが、オフセットばらつき補正用及びゲインばらつき補正用の双方に対し、特殊な温度の目標を内蔵あるいは携帯して運用することは困難である。

【0026】 この為に従来装置においては、図7において、定期的な更新データに基づく補正は、周囲温度の目標により1点だけの、したがってオフセットばらつき補正のみを行っているのが通常である〔第8図(2)参照〕。

【0027】 これにより、運用開始前に設備を用いて精密なばらつき補正を行っても、運用中の特性変化によりチャンネル毎のレベル偏差が生じ、一様温度の物体を観測しても横縞模様が見えるといった不都合が現れる。

50 【0028】特に素子チップの異なるチャンネル間では

出力特性の差違が大きく、隣合うチャンネルが異なるチ ップの出力であるため、すだれ状の偽信号を観測する場 合が多い。

[0029]

【発明が解決しようとする課題】したがって、本発明の 目的は、素子チップ間の出力偏差を除去することによ り、チャンネルの偶奇に対する出力レベル差(すだれ状 の偽信号)を軽減した赤外線撮像装置を提供することに ある。

るチャンネル数、1水平走査線を構成する画素の数及び シーン内のレベル分布による影響が充分小さくなるフレ ーム数の関係から定められるN画素について求めた累積 値の平均値との偏差を対応する素子チップの赤外線検知 出力に対しオフセットできるようにした赤外線撮像装置 を提供することにある。

【0031】また、本発明の目的は、画面の広がりに対 し、明暗差のあるシーンに対しても一様の特性を得るこ とが可能な赤外線撮像装置を提供することにある。

【0032】更にまた、本発明の目的は、簡易な構成に 20 よりN画素について累積値を求めることを可能とする赤 外線撮像装置を提供することにある。

【0033】更に、本発明の目的は、前記N画素は、F IFO回路の遅延量によって定められるようにした赤外 線撮像装置を提供することにある。

【0034】また本発明の目的は、オフセットばらつき 及びゲインばらつき補正を施した赤外線検知出力に対 し、素子チップ間の偏差を減少し得る赤外線撮像装置を 提供することにある。

[0035]

【課題を解決するための手段及び作用】上記の課題に対 応する本発明にしたがう赤外線撮像装置は、第一の基本 構成として複数の素子チップで構成される赤外線検知器 と、この赤外線検知器の複数の素子チップ毎に赤外線検 知出力をN画素分累積し、出力する累積回路と、この累 積回路の複数の素子チップのN画素分累積値の平均値を 求める回路と、N画素分累積値の平均値と複数の素子チ ップ毎のN画素分累積値との偏差を求める同路及び偏差 を打ち消すように、複数の素子チップ毎の赤外線検知出 力に対し、オフセット補正する回路を有する。

【0036】上記のように複数の素子チップのN画素分 累積値の平均値との偏差をオフセット補正することによ り、それぞれの素子チップの検知出力の差異を小さくす るととが出来る。

【0037】更に、一実施例として、前記累積値を求め るN画素は、

 $N = m \cdot nH \cdot nFR$

[0038]

ととで m : 1 チップに含まれるチャンネル数 n H : 1水平走査線を構成する画素の数

n FR:シーン内のレベル分布による影響が充分小さくな るフレーム数の関係から定められる。これにより、適切 な画素数の累積値が求められる。

【0039】また、別の特徴として前記N画素分累積値 の平均値をローバスフィルタを通して出力するように構 成される。ローパスフィルタを通すことにより、よりゆ っくりした期間の平均値が求められ画像の一層の一様性 を得ることが可能である。

【0040】更に、別の特徴として前記累積回路は、減 【0030】更に、本発明の目的は、1チップに含まれ 10 算モードのALUと、加算モードのALU及びラッチ用 フリップフロップを有して構成され、減算モードのAL Uは、前記赤外線検知器の複数の素子チップ毎の赤外線 検知出力とN画素遅延した赤外線検知出力との差を求 め、加算モードのALUは、減算モードのALUの出力 とラッチ用フリップフロップの出力とを加算するように 構成される。

> 【0041】先に減算モードのALUにより減算を施す ことにより必要とするALUの数を最小にすることが可 能である。

【0042】また別の特徴として、前記N画素遅延した 赤外線検知出力は、N画素分の遅延量を有するFIFO 回路により得られる。FIFO回路の書き込みクロック 及び読出クロックを制御することにより容易にN画素の 遅延期間を得ることが可能である。

【0043】更にまた別の特徴として、オフセットばら つき補正回路及びゲインばらつき補正回路を有し、前記 減算モードのA L Uに入力する複数の素子チップ毎の赤 外線検知出力は、オフセットばらつき補正回路及びゲイ ンばらつき補正回路により、オフセットばらつき補正及 30 びゲインばらつき補正を受けたものである。

【0044】オフセットばらつき補正及びゲインばらつ き補正を受けた赤外線検知出力に対し、本発明によるチ ップ間偏差補正を施すことが可能であり、より定期的な 補正作業の運用を軽減することが出来る。

[0045]

【実施例】本発明の実施例の詳細な説明に先立って、本 発明の理解のためにその原理について先に説明する。

【0046】図1は、本発明の原理を説明するブロック 図である。図1に示すプロック図の構成は、従来例を示 40 す図7のゲインばらつき補正回路72と表示処理制御回 路73との間に備えられる。

【0047】ゲインばらつき補正回路72の出力は、チ ャンネル順に対応して決まる素子チップの番号に応じて チップ分離回路1により分離される。そして、分離され た出力は、同じチップに含まれるチャンネルの信号毎に N画素累積回路201~22nにおいてN画素分累積さ れる。

【0048】とのNは、チップ間のばらつきを抽出する のに充分なサンプル数に対応し、例えば、

50 $N = m \cdot nH \cdot nFR$

m : 1 チップに含まれるチャンネル数 nH: 1 水平走査線を構成する画素の数 nFR: シーン内のレベル分布による影響が充分小さくなるフレーム数

とする。

【0049】特に隣合うチャンネルでは、同じ物体を走査している期間がそうでない期間に比べて非常に長くなる。このために、隣合うチャンネル間の偏差については、その差違はシーン(像)ではなくセンサーに起因しているとみなせるので、容易に(nFRをそれほど大きく 10しなくとも)除去することができる。

【0050】ゲインばらつき補正の出力を始め、検知器 出力(処理)信号は素子配列に対応した順序に並んでい る。また逆に素子配列の順番に応じてどの素子チップに 含まれるチャンネルの信号かが決まる。

【0051】したがって、図示しない処理タイミングを 生成する回路部で、各画素の信号についてその所属する 素子チップ番号を表す「チップ・インディケータ」を容 易に生成できる。

【0052】とのチップ・インディケータは、チップ分 20 離回路1 およびセレクター2に入力される。チップ分離 回路1において、チップ・インディケータに基づき対応 する各画素信号をチップ毎に用意されたN画素累積回路 201万至22nに入力する。

【0053】それぞれのN画素累積回路201乃至22 nにおいて、最近のN画素分の累積値が計算されそれぞれ出力される。

【0054】3は、平均値算出回路であり、素子チップ 数分のN画素累積回路201乃至22nからの出力に基づき平均値を算出する。

【0055】 ことでハードウェア規模を抑制したい場合は、任意の素子チップのみを選択してそれらに属するN画素累積値を用いるようにしてもよい。

【0056】301乃至32nは、減算回路であり、各々の素子チップに対応して設けられている。各々の減算回路301乃至32nによって、平均値算出回路3の平均値出力から、対応するN画素累積回路201乃至22nの出力を差し引くことによりチップ偏差を求めることになる。

【0057】先に説明したようにチップ・インディケー 40 タは、セレクター2にも入力されており、したがってセレクター2において減算回路201乃至22nの出力のうち、チップ・インディケータに対応する減算回路からの出力がセレクター2により選択され出力する。

【0058】セレクター2からの出力は、第2の減算回路4に入力する。第2の減算回路4においてゲインばらつき補正回路72からのゲイン補正された出力に対し、対応する素子チップの偏差を差し引いていくことによりチップ間の特性ばらつきによる出力信号の偏差が除去されて表示処理回路73に入力される。

【0059】図2乃至図4は本発明の実施例であり、図 1の本発明の原理図に対応して示される実施例ブロック 図である。更に、図2乃至図4は、図2(2)に示されるように本発明の実施例回路を図2乃至図4に分割して示している。

8

【0060】図2 および図3の接続は、対応する記号 (e) 乃至(1) において接続される。さらに図3 および図4の関係は(m) 乃至(q) において相互に接続される。

【0061】そして図2は、図1の原理図におけるチップ分離回路1を構成するブロック図である。図2において(a)は、ゲインばらつき補正回路の出力が入力される。図2(b)には、チップ・インディケータが入力される。

【0062】更に、図2(c)および(d)にはそれぞれ書き込みクロックWCLKおよび読み出しクロックR CLKが入力される。

【0063】図2において更に、10はアドレスデコーダーであり、チップ・インディケータをデコードして対応するゲート回路101ないし12nに対しゲート信号を送る。すなわちチップ・インディケータは、素子チップ情報を含むアドレス信号であり、デコーダ10において、このアドレス信号をデコードして1つの素子チップに対応するゲート信号を出力する。

【0064】とうして出力されるゲート信号によりゲート101万至12nの対応するいずれかが選択されて、

(c)および(d)に入力される書き込みクロックWC LKおよび読み出しクロックRCLKが出力される。

【0065】今、ゲート信号によりゲート101が選択される場合は、ゲート101の出力端子(g) および

(h) にそれぞれ書き込みクロックWCLK および読み出しクロックRCLKが出力される。このようにしてチップ・インディケータにおいて書き込みクロックWCL Kおよび読み出しクロックRCLKが素子チップ毎に分離される

【0066】図3は、更にチップ分離回路1の他の部分 およびN画素累積回路201乃至22nの構成を示すブロック図である。

【0067】図3において、FIFO(FIRST-INFIRST-OUT)回路401乃至42nは、図2のブロック図部分とともにチップ分離回路1を構成する要素部分である。

【0068】すなわちFIF〇回路401乃至42nの各々に対し、ゲート101乃至12nを通して書き込みクロックWCLKおよび読み出しクロックRCLKが入力される。

【0069】 これによりゲート101万至12nから出力されるいずれかの書き込みクロックWCLK および読み出しクロックRCLKが対応するFIFO回路401 50 乃至42nに入力され、ゲインばらつき補正出力が書き

40

込まれ、かつ読み出されるようになる。

【0070】との際、FIFO回路401乃至42nの各々において、対応する素子チップのゲインばらつき補正出力がN画素分遅延される。そして、FIFO回路401乃至42nによる遅延量即ち、N画素の大きさは、図1に関して先に説明した通り、チップ間のばらつきを抽出するのに充分なサンブル数に対応し、N=m・nH・nFRの関係から求められるものである。

【0071】更に、図3において、N画素累積回路20 1乃至22nは、それぞれ対応するFJFO回路401 乃至42nからのN画素分のゲインばらつき補正出力が 入力され、これを累積するものである。

【0072】したがって、N画素累積回路201万至2 2mの各々は、同一の構成であり、ALU20および2 1 およびフリップフロップ(D-FF)22により構成 される。すなわちALU20は減算モードの演算回路で あり、ALU21は加算モードの演算回路である。また フリップフロップ22は、1クロック毎にデータをラッ チする機能を有する。

【0073】フリップフロップ22の出力は、加算モードのALU21に帰還されている。これによりゲインばらつき補正出力は、F1FO回路401~42nのN画素分のゲインばらつき補正出力が累積されることになる。

【0074】 ここで本発明の実施例では、N画素累積回路201乃至22nの各々は、先に減算モードのALU20により減算を行い、その出力を加算モードのALU21で、フリップフロップ22の帰還出力と加算するようにしている。これにより、回路規模を小さくしている。

【0075】即ち、今、FIFO回路401~42nにおいて、N画素として4画素を遅延する場合を考えると、ALU20からは、1~4画素までは、そのままゲインばらつき補正回路72からのゲインばらつき補正出力が出力される。したがって、ALU21は、これを順次加算して出力する。この時の出力は、1+2+3+4となる。

【0076】次にF1F0回路401~42nから再び 1画素目が出力され、ALU20のB入力端に入力され ると、この時、ALU20のA入力端には、ゲインばら つき補正回路72からの5画素目が入力される。

【0077】したがって、ALU20の出力は、5-1 となり、更にALU21のA入力端に入力する。一方、 ALU21のB入力端には、フリップフロップ22の出力(1+2+3+4)が入力する。この結果、ALU2 1の出力は、(1+2+3+4)+5-1=2+3+4 +5となる。

【0078】即ち、順次シフトした4画素分の、ゲインはらつき補正回路72からのゲインばらつき補正出力が累積されて出力される。

【0079】とこで、かかる構成によらず2画素毎の加算を複数段重ねることにより同様の累積結果を得ることが可能である。しかし、累積するN画素の数が大きくなると、これに対応して加算回路の数も大きくなる。これに対し、上記の通りに本発明の実施例では、累積するN画素の数にかかわらず、減算モードのALU20と加算モードのALU21及びフリップフロップ22により構

10

[0080] 図4は、更に本発明の実施例における原理 図に対応する平均値算出回路3および第1の減算回路3 01乃至32n、セレクター2および第2の減算回路4 を含むブロック部分の具体的構成を示している。

成し、回路規模を最小限にすることが可能である。

【0081】図4において41は、ディレイ回路であり、N画素累積および平均値算出のための時間分の遅延を補正する遅延機能を有する回路である。

【0082】平均値算出回路3は、図4において加算モードのALU311乃至31nおよび330をツリー状に組み合わせることにより、N画素累積回路201乃至22nの各々からの各素子チップ毎のN画素累積値を全て加算し、更にその加算回数分割り算をすることにより、N画素累積値の平均値を求めるように構成されている。

【0083】即ち、第一の素子チップのN画素累積値と 第二の素子チップのN画素累積値とを加算する加算回路 311、第三の素子チップのN画素累積値と第四の素子 チップのN画素累積値とを加算する加算回路312、・・・第(2n-1)の素子チップのN画素累積値とを加算する加算回路312の 1n、更に加算回路311の出力と加算回路312の出 力とを加算する加算回路、同様にして、最終的に加算する加算回路330を有する。

[0084] これにより、N画素累積回路201万至22nの各々からの各素子チップ毎のN画素累積値が全て加算される。ついで、ビットシフト回路331は、平均値を出すために加算回路311~330の個数分、即ち加算回数分だけ割り算をする回路である。これにより、N画素累積値の平均値が求められる。

【0085】図4において、更に減算モードのALU301~32nは、それぞれ対応するN画素累積回路201乃至22nからのN画素累積値とピットシフト回路331からのN画素累積平均値との差を得る回路である。【0086】それぞれのALU301~32nは、対応するN画素累積回路201乃至22nからのN画素累積値のN画素累積平均値からの偏差値が出力される。2は、セレクタであり、先に説明したようにチップ・インディケータが入力されている。

【0087】したがって、セレクタ2は、図2における アドレスデコーダー】0と同様の機能および選択機能を 有し、チップ・インディケータをデコードし、チップ・ 50 インディケータの指示する素子チップに対応する、N画 素累積回路201乃至22nの出力とN画素累積平均値 との差を得る回路301~32nのいずれかの出力を選 択して出力する。

【0088】更に、第二の減算回路4を有し、この回路 は同様に減算モードのALUであり、遅延回路41を通 して出力されるゲインばらつき補正回路72の出力から セレクター2に選択出力される偏差値が差し引かれて、 補正された出力が端子(r)に出力される。

【0089】との端子(r)に接続される信号は先に原 理図1において説明したように表示処理回路73に導か 10

【0090】尚、上記図4において、ピットシフト回路 331の後にローパスフィルタを挿入することにより、 画面の広い部分に渡って明暗差がある場合であっても、 画面の広い部分に渡って平均値を取ることが可能であ る。これにより画像の一様性の更なる向上が図られる。 [0091]

【発明の効果】以上説明したように、本発明によれば赤 外線検知器(IRFPA)出力のIRFPA構成素子チ ップ毎の特性差違に起因するレベル差を軽減することが 20 できる。

【0092】これによりすだれ状の偽信号を除去するこ とが可能であり、より赤外線画像の忠実度、画質の向上 に寄与するところが大きい。

【図面の簡単な説明】

【図1】本発明の原理を説明するブロック図である。

【図3】

本発明の実施例(その2)

*【図2】本発明の実施例ブロック図(その1)である。

【図3】本発明の実施例ブロック図(その2)である。

12

【図4】本発明の実施例ブロック図(その3)である。

【図5】赤外線検知器の構成例を示す図である。

【図6】従来の赤外線撮像装置の一例(その1)であ る。

【図7】従来の赤外線撮像装置の一例(その2)であ

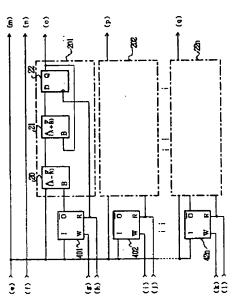
【図8】オフセットおよびゲインばらつき補正を説明す る図である。

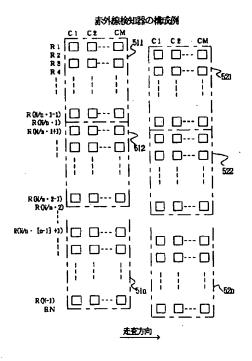
【符号の説明】

- 1 チップ分離回路
- セレクター
- 20, 21 ALU
- 201~22n N画素累積回路
- 3 平均値算出回路
- 301乃至32n 第一の減算回路
- 4 第二の減算回路
- 41 ディレイ回路
- 71 オフセットばらつき補正回路
 - 72 ゲインばらつき補正回路
 - 73 表示処理回路
 - 10 デコーダー回路
 - 101~12n ゲート回路
 - 401~42n FIFO回路

【図5】

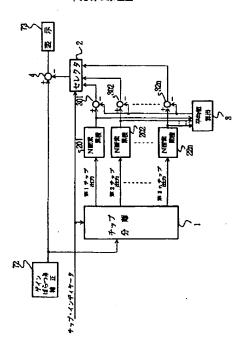
â 3





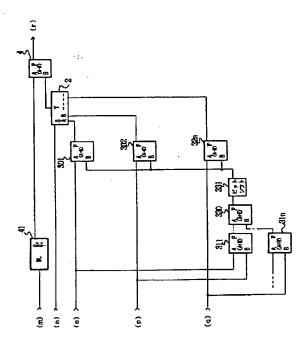
【図1】

本発明の原理図



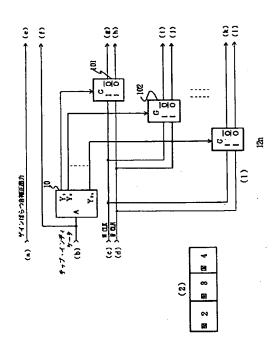
[図4]

本発明の実施例(その3)



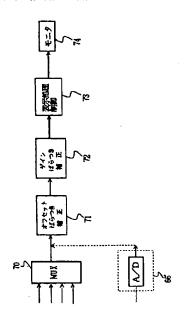
【図2】

本発明の実施例(その1)



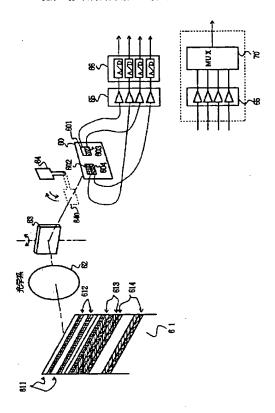
【図7】

従来の赤外線損像装置の一例(その2)

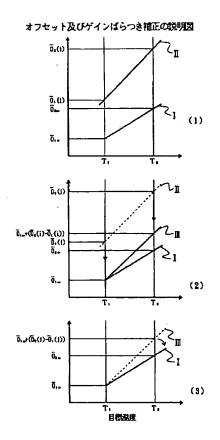


【図6】

従来の赤外線操像装置の一例(その1)



【図8】



This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

□ BLACK BORDERS
□ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
□ FADED TEXT OR DRAWING
□ BLURRED OR ILLEGIBLE TEXT OR DRAWING
□ SKEWED/SLANTED IMAGES
□ COLOR OR BLACK AND WHITE PHOTOGRAPHS
□ GRAY SCALE DOCUMENTS
□ LINES OR MARKS ON ORIGINAL DOCUMENT
□ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

IMAGES ARE BEST AVAILABLE COPY.

OTHER:

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.